

## CDMA RECEIVER

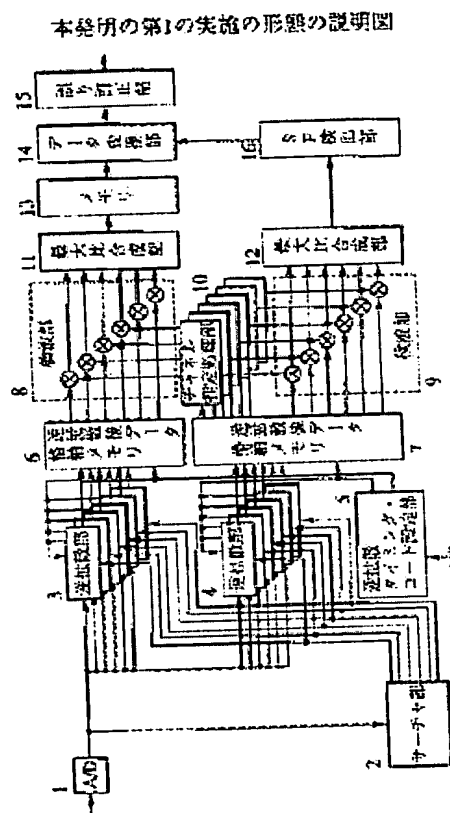
**Patent number:** JP2001267959  
**Publication date:** 2001-09-28  
**Inventor:** KAWAGUCHI NORIYUKI; MINOWA MORIHIKO;  
 KIMURA MASARU; TAKEUCHI MASAJI  
**Applicant:** FUJITSU LTD  
**Classification:**  
 - international: H04B1/707  
 - european:  
**Application number:** JP20000075259 20000317  
**Priority number(s):**

**Report a data error here**

# Abstract of JP2001267959

**PROBLEM TO BE SOLVED:** To provide a CDMA receiver in a CDMA mobile communication system whose transmission rate is variable, that can reduce processing delays with a reduced circuit scale.

**SOLUTION:** This invention provides the CDMA receiver in the CDMA mobile communication system that informs of the transmission rate by means of rate information, and is provided with a means including spread sections 3, 4 that applies inverse spread processing by a code with a minimum spread coefficient in spread coefficients corresponding to the transmission rate and including a spread timing code setting section 5 or the like, a means such as an SF detection section 16 that detects the spread coefficient corresponding to the transmission rate on the basis of data after detection of synchronization by detection section 9, and a data conversion means such as a data conversion section 14 that converts data after synchronization detection by a detection section 8 according to the spread coefficient detected by the means such as the section 16. Thus, the receiver executes the inverse spread processing and the synchronization detection processing to a data channel and a control information channel in parallel.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-267959

(P2001-267959A)

(43) 公開日 平成13年9月28日 (2001.9.28)

(51) Int.Cl.

識別記号

F I

ターミナル\* (参考)

H 0 4 B 1/707

H 0 4 J 13/00

D 5 K 0 0 4

// H 0 4 L 27/38

H 0 4 L 27/00

G 5 K 0 2 2

審査請求 未請求 請求項の数 6 O L (全 15 頁)

(21) 出願番号 特願2000-75259(P2000-75259)

(22) 出願日 平成12年3月17日 (2000.3.17)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 川口 紀幸

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(72) 発明者 箕輪 守彦

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(74) 代理人 100105337

弁理士 眞鍋 潔 (外3名)

最終頁に続く

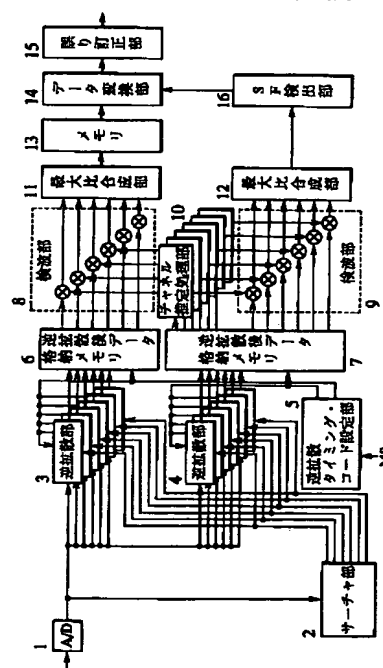
(54) 【発明の名称】 CDMA受信装置

(57) 【要約】

【課題】 伝送レートを可変としたCDMA移動通信システムに於けるCDMA受信装置に関し、処理遅延の短縮と回路規模の縮小とを図る。

【解決手段】 伝送レートをレート情報によって通知するCDMA移動通信システムに於けるCDMA受信装置であって、伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する拡散部3、4と拡散タイミング・コード設定部5等を含む手段と、伝送レートに対応した拡散係数を、検波部9による同期検波後のデータを基に検出するSF検出部16等の手段と、この手段により検出した拡散係数に従って検波部8による同期検波後のデータを変換するデータ変換部14等のデータ変換手段とを備え、データチャンネルと制御情報チャンネルとを並行して逆拡散処理、同期検波処理を実行する。

本発明の第1の実施の形態の説明図



## 【特許請求の範囲】

【請求項1】 伝送レートをレート情報によって通知するCDMA移動通信システムに於けるCDMA受信装置に於いて、

前記伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する手段と、

前記伝送レートに対応した拡散係数を、同期検波後のデータを基に検出する手段と、

該手段により検出した拡散係数に従って同期検波後のデータを変換するデータ変換手段とを備えたことを特徴とするCDMA受信装置。

【請求項2】 伝送レートをレート情報によって通知するCDMA移動通信システムに於けるCDMA受信装置に於いて、

データチャネルのデータを、伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理し、前記レート情報を伝送する制御チャネルのデータを、該制御チャネル用の逆拡散コードにより逆拡散処理する手段と、

該手段による逆拡散後データを同期検波して前記制御チャネルのデータから前記レート情報による前記拡散係数を検出する手段と、

該手段により検出した拡散係数に従って前記データチャネルについての同期検波後のデータを変換するデータ変換手段とを備えたことを特徴とするCDMA受信装置。

【請求項3】 複数種類の拡散係数対応の逆拡散処理手段と同期検波処理手段とを含むベースバンド処理部と、同期検波後のデータを基に伝送レートに対応した拡散係数を検出する手段と、該手段により検出した拡散係数に従って前記ベースバンド処理部対応の同期検波後のデータを選択出力する選択手段とを備えたことを特徴とする請求項1又は2記載のCDMA受信装置。

【請求項4】 伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する手段と、該手段による逆拡散後データを複数種類の拡散係数対応に時分割的に同期検波する手段と、前記伝送レートに対応した拡散係数を検出する手段と、該手段により検出した拡散係数に従って、前記拡散係数対応の同期検波後のデータを選択出力する選択手段とを備えたことを特徴とする請求項1又は2記載のCDMA受信装置。

【請求項5】 伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する手段と、該手段による逆拡散後データを同期検波する手段と、前記伝送レートに対応した拡散係数を検出する手段と、該手段により検出した拡散係数に従って前記同期検波後のデータを変換するデータ変換手段とを備えたことを特徴とする請求項1又は2記載のCDMA受信装置。

【請求項6】 伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する手段と、前記最小拡散係数のコードを1単位として最大比合成結果を

算出する手段と、該手段による最大比合成結果の反転、非反転の処理と加算処理とを行うデータ変換手段とを備えたことを特徴とする請求項1又は2記載のCDMA受信装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、CDMA (Code Division Multiple Access) 移動通信システムに於いて、固定レートで伝送を行う通常モード及び可変レートで伝送を行う可変モードに対応できるCDMA受信装置に関する。

## 【0002】

【従来の技術】図10は従来のCDMA受信装置の説明図であり、101はAD変換器(A/D)、102はサーチャ部、103は逆拡散前データ格納メモリ、104、105は逆拡散部、106は逆拡散後データ格納メモリ、107はチャネル推定処理部、108は検波部、109は最大比合成データメモリ、110は最大比合成データメモリ、111は誤り訂正部、112はSF判定部を示し、可変モードに対応した従来のCDMA受信装置の要部を示し、アンテナに接続した無線受信部及び通信回線等に接続するインタフェース部は図示を省略している。

【0003】CDMA移動通信システムに於ける移動局から基地局への上りリンクと、基地局から移動局への下りリンクとは、図11の(A)、(B)に示すフレームフォーマットを有するもので、上りリンクと下りリンクとの基本フレームは10msで、各基本フレームは15スロットS#1~S#15により構成され、各スロットは666μmとなる。又ユーザ情報としての音声、画像、各種データ等を送受信する為のDPDCH (Dedicated Physical Data Channel) と、各種の制御情報を送受信する為のDPCCH (Dedicated Physical Control Channel) とを含み、上りリンクは、DPDCHを1軸に、DPCCHをQ軸にマッピングして、QPSK変調するものである。

【0004】この制御情報(DPCCH)は、パイロット信号Pilotと、レート情報TFCI (Transport Format Combination Indicator) と、送信ダイバシチ等のフィードバック情報FBI (Feedback Information) と、送信電力制御情報TPC (Transmit Power Control) を含むものである。

【0005】又下りリンクの各スロットS#1~S#15は、図11の(B)に示すように、レート情報TFCI (DPCCH) と、データDATA1 (DPDCH) と、送信電力制御情報TPC (DPCCH) と、データDATA2 (DPDCH) と、パイロット信号Pilot (DPCCH) とを時分割多重化し、QPSK変調するものである。

【0006】又レート情報TFCIにより可変モードと

しての伝送レートを通知するものであり、その場合の拡散係数(拡散比)  $SF$  (Spread Factor) は、2の $n$ 乗の形式で表される。例えば、 $SF=2^0=1$ は、ビットレートと拡散レートとが同一の場合を示し、 $SF=2^1=2$ は、ビットレートの2倍の拡散レートの場合を示す。例えば、拡散レートを3.8 Mcpsとすると、 $SF=1$ の場合は、ビットレートは3.8 Mbpsとなる。この拡散係数  $SF$  は、15スロット(1フレーム)によるレート情報  $TFCI$  により伝送される。

【0007】フレームの先頭スロットからレート情報  $TFCI$  の抽出を開始できる場合は、1フレーム分の受信により拡散係数  $SF$  の判定が可能であるが、先頭スロットから受信処理されるとは限らないので、2フレーム分程度を受信する必要がある。その為に、図10に於いては、逆拡散前データ格納メモリ103を設けて、少なくとも1フレーム分を蓄積することになる。又AD変換器101は、図示を省略した無線受信部からの復調ベースバンド信号をデジタル信号に変換して、逆拡散前データ格納メモリ103とサーチ部102とに入力する。

【0008】又サーチ部102は、遅延パス対応の逆拡散タイミングを生成して、遅延パス対応の逆拡散部104、105に供給するもので、逆拡散部104、105は、直交復調したI、Q軸に対応して逆拡散復調する。そして、逆拡散復調データを、逆拡散後データ格納メモリ106に格納する。この逆拡散後データ格納メモリ106からチャンネル推定処理部107と検波部108とに逆拡散復調したデータを入力し、チャンネル推定処理部107からの遅延パス対応のタイミング信号により同期検波し、最大比合成部109に入力する。

【0009】この最大比合成部109により同期検波出力データの最大比合成を行い、最大比合成データメモリ110に格納し、誤り訂正部111に於いて最尤復号処理等の符号化方式に対応した誤り訂正復号化処理等によって伝送誤りの訂正を行い、後段の図示を省略したデータ処理部又はインタフェース部に送出する。

【0010】この場合、直交復調したQ軸、即ち、制御情報についての拡散係数は固定であり、従って、制御情報についての逆拡散処理、同期検波処理、最大比合成処理を行った結果を、 $SF$ 判定部112に入力し、1フレーム分のレート情報  $TFCI$  を基に拡散係数  $SF$  を判定する。これにより、I軸側の逆拡散復調の準備ができたことになる。そして、この拡散係数  $SF$  と逆拡散タイミング信号とにより、逆拡散部104に於いてI軸のデータについての逆拡散復調を行い、逆拡散後データ格納メモリ106に格納し、チャンネル推定処理部107で前回の処理に於けるタイミング情報を保持しておくことにより、検波部108に於いて同期検波し、最大比合成部109に於いて最大比合成し、最大比合成データメモリ110に格納した後、誤り訂正部111に於いて最尤復号処理等の符号化方式に対応した誤り訂正復号化処理等に

よって伝送誤りの訂正を行い、後段の図示を省略したデータ処理部又はインタフェース部に送出する。

【0011】図12は通常モード時のベースバンド処理のフローチャートを示し、ベースバンド処理開始により、固定の拡散係数  $SF$  を設定し(C1)、サーチ部102からの遅延パス対応の逆拡散タイミング信号に従って各遅延パス対応の逆拡散処理を行い(C2)、検波部108に於いて各遅延パス対応の同期検波処理を行い(C3)、全遅延パスについて処理が終了したか否かを判定し(C4)、終了していない場合は、ステップ(C2)に移行し、終了している場合は、最大比合成部109に於いて1パス目からMパス目までの最大比合成処理を行い(C5)、最大比合成データメモリ110に格納してベースバンド処理を終了する。

【0012】図13は可変モード時のベースバンド処理のフローチャートを示し、ベースバンド処理開始により、Nスロットのレート情報( $TFCI$ )抽出終了か否かを判定し(D1)、終了した場合、Nスロットのレート情報の同期検波を1パス目~Mパス目について行い(D2)、(D3)、1パス目~Mパス目までの最大比合成処理を行い(D4)、レート情報ビットの所定数、例えば、15スロット分(1フレーム分)について終了したか否かを判定し(D5)、終了していない場合は、 $N=N+1$ として(D6)、次のスロットに対する処理を行うステップ(D1)に移行する。又終了した場合はレート情報ビットを用いて拡散係数  $SF$  の決定を行う(D7)。

【0013】そして、Ich(Iチャンネル)の逆拡散部104に対する拡散係数  $SF$  の設定を行い(D8)、各遅延パス対応の逆拡散処理を行い(D9)、次に、各遅延パス対応の同期検波を行い(D10)、最大比合成処理を行って(D11)、結果を誤り訂正部へ渡す。

【0014】可変モードの場合のチャネライゼーション・コード体系は、例えば、図14に示すコード体系を有するもので、前述のDPCCHで使用されるのは、 $C_{256,0}$ 、又Iチャンネルのコードは拡散係数  $SF$  に依存しており、1つのDPDCHを送信する場合には、 $C_{ch, SF, k}$  として設定される。ここで、 $k = SF/4$  の値で、 $C_{ch, 4, 1}$ 、 $C_{ch, 8, 2}$ 、 $C_{ch, 16, 4}$ 、 $C_{ch, 32, 8}$ 、 $C_{ch, 64, 16}$ 、 $C_{ch, 128, 32}$ 、 $C_{ch, 256, 64}$  が割当てられる。

【0015】又図15は、シグネチャNo.との関係を示し、シグネチャNo.=1の場合の選択可能Ich(Iチャンネル)コードと、Qch(Qチャンネル)コードと、シグネチャNo.=2の場合の選択可能Ich(Iチャンネル)コードと、Qch(Qチャンネル)コードとの例を示す。

【0016】図16は可変モード時の処理説明図であり、横軸は時間を示し、先ず、逆拡散前データ格納メモリ103に対して1フレーム分のIチャンネルとQチャンネル

ルとの逆拡散前データの書込処理を行い、又Qチャネルについて、1スロット毎に、逆拡散部105に於いて1パス目～Mパス目の逆拡散処理を行い、検波部108に於いてレート情報ビットの同期検波を行い、次に最大比合成部109に於いて1パス目～Mパス目の最大比合成処理を行い、レート情報ビットの最大比合成結果を基に、SF判定部112に於いて拡散係数SFの判定を行う。この判定結果の拡散係数SFを用いて、Iチャネルのデータに対する逆拡散処理を、逆拡散部104に於いて1パス目～Mパス目について行い、又1パス目～Mパス目について検波部108に於いて同期検波し、1パス目～Mパス目の最大比合成処理を行うことになる。

#### 【0017】

【発明が解決しようとする課題】送信側と受信側とに於ける拡散係数SFが予め決定されている固定レートの通常モードと、送信側の拡散係数SFと符号系列とが決定されて、受信側ではSF判定を行う伝送レートを可変とした可変モードとに対応して、それぞれのベースバンド処理アルゴリズムに従った構成が必要となる。即ち、通常モードと可変モードとに対応した冗長構成を用いる場合、受信装置が大型化する問題がある。

【0018】又送信側で拡散係数SFと符号系列を決定し、受信側で拡散係数SFを判定する可変モードの場合、拡散係数SFを判定する為のレート情報TFCIを受信して逆拡散復調し、同期検波処理した後に拡散係数SFを判定し、この判定した拡散係数SFに従ったIチャネルの逆拡散処理を行うものであるから、Iチャネルの逆拡散復調出力までの遅延時間が大きくなる問題がある。又少なくとも1フレーム分の逆拡散前データ格納メモリ103を必要とし、回路規模が大きくなる問題がある。本発明は、逆拡散前データ格納メモリを省略可能とし、且つ遅延時間の短縮を図ることを目的とする。

#### 【0019】

【課題を解決するための手段】本発明のCDMA受信装置は、(1)伝送レートをレート情報によって通知するCDMA移動通信システムに於けるCDMA受信装置であって、伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する拡散部3、4と拡散タイミング・コード設定部5等を含む手段と、伝送レートに対応した拡散係数を、同期検波後のデータを基に検出するSF検出部16等の手段と、この手段により検出した拡散係数に従って同期検波後のデータを変換するデータ変換部14等のデータ変換手段とを備えている。

【0020】又(2)伝送レートをレート情報によって通知するCDMA移動通信システムに於けるCDMA受信装置に於いて、データチャネルのデータを、伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する逆拡散部3と、レート情報を伝送する制御チャネルのデータを、制御チャネル用の逆拡散コードにより逆拡散処理する逆拡散部4等を含む手段と、こ

の手段による逆拡散後データを検波部9等により同期検波して、制御チャネルのデータからレート情報による拡散係数を検出するSF検出部16等の手段と、この手段により検出した拡散係数に従って、データチャネルを検波部8等により同期検波した同期検波後のデータを、データ変換部14等により変換するデータ変換手段とを備えている。

【0021】又(3)複数種類の拡散係数対応の逆拡散処理手段と同期検波処理手段とを含むベースバンド処理部と、同期検波後のデータを基に伝送レートに対応した拡散係数を検出する手段と、この手段により検出した拡散係数に従って、ベースバンド処理部対応の同期検波後のデータを選択出力する選択手段とを備えて、拡散係数対応の並列処理を行うことができる。

【0022】又(4)伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する手段と、この手段による逆拡散後データを複数種類の拡散係数対応に時分割的に同期検波する手段と、伝送レートに対応した拡散係数を検出する手段と、この手段により検出した拡散係数に従って、拡散係数対応の同期検波後のデータを選択出力する選択手段とを備え、時分割処理を行った結果を拡散係数に従って選択出力することができる。

【0023】又(5)伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する手段と、この手段による逆拡散後データを同期検波する手段と、伝送レートに対応した拡散係数を検出する手段と、この手段により検出した拡散係数に従って、同期検波後のデータを変換するデータ変換手段とを備え、1系統の逆拡散手段と同期検波手段とを用いて、拡散符号対応のデータを出力することができる。

【0024】又(6)伝送レートに対応した拡散係数の中の最小拡散係数のコードにより逆拡散処理する手段と、最小拡散係数のコードを1単位として最大比合成結果を算出する手段と、この手段による最大比合成結果の反転、非反転の処理と加算処理とを行うデータ変換手段とを備え、チャネライゼーション・コードが最小拡散係数のコードの繰り返しでない場合でも、拡散係数に従ったデータを受信処理することができる。

#### 【0025】

【発明の実施の形態】図1は本発明の第1の実施の形態の説明図であり、1はAD変換器(A/D)、2はサーチャ部、3、4は逆拡散部、5は逆拡散タイミング・コード設定部、6、7は逆拡散後データ格納メモリ、8、9は検波部、10はチャネル推定処理部、11、12は最大比合成部、13はメモリ、14はデータ変換部、15は誤り訂正部、16はSF検出部である。なお、1～Mの遅延パスについて、M=6の場合を示すが、これ以上或いは以下の遅延パス対応の構成とすることも可能である。又アンテナは1本に限定されることはなく、ダイ

パーシティ方式等に対応した複数本とした無線受信部の構成を適用することができる。

【0026】又逆拡散部3は、Iチャネルによるデータチャネル対応の逆拡散手段であり、逆拡散部4は、Qチャネルによる制御情報チャネル対応の逆拡散手段である。又検波部8は、データチャネル対応の同期検波手段であり、検波部9は制御情報チャネル対応の同期検波手段を示す。

【0027】又逆拡散タイミング・コード設定部5に、通常モード／可変モード信号MSが入力され、通常モード時は、予め決定された拡散係数が設定される。又可変モード時は、最小拡散係数が設定される。又サーチャ部2は、従来例と同様に遅延バス対応の逆拡散タイミング信号をI、Qチャネル対応の逆拡散部3、4に入力し、逆拡散タイミング・コード設定部5からの最小の拡散係数SFに従ったタイミングで逆拡散処理を行い、ダンプ積分結果を逆拡散後データ格納メモリ6、7に入力する。

【0028】通常モード時は、拡散係数SFが決定されているから、I、Qチャネル対応の逆拡散処理後、検波部8、9に於いてチャネル推定処理部10からのタイミング信号により同期検波し、最大比合成部11、12に於いて最大比合成する。この場合、通常モードであるから、SF検出部16は、拡散係数SFを検出する必要がなく、最大比合成部12からのQチャネルによる制御信号は、図示を省略した制御部に転送される。又最大比合成部11からメモリ13、データ変換部14を通過させたIチャネルのデータは、誤り訂正部15に於いて誤り訂正されて、図示を省略した後段の処理部又はインタフェース部に転送される。

【0029】又通常モード／可変モード信号MSにより可変モードが指定された場合、例えば、図14及び図15に示すようなチャネライゼーション・コード体系を参照すると、Iチャネルの選択可能なコードは、 $C_{ch, SF, k}$  (但し、 $k = SF/4$ ) に対応し、Qチャネルのコードは $C_{ch, 256, 0}$ となる。そして、 $SF = 32$ を、最小拡散係数とすると、 $SF = 256$ とした時のIチャネルのコード $C_{ch, 256, 64}$ は、最小拡散係数のコード $C_{ch, 32, 4}$ の8回の繰り返しコードで表される。

【0030】そこで、最小の拡散係数 $SF = 32$ を逆拡散タイミング・コード設定部5に設定し、I、Qチャネルについて逆拡散部3、4に於いて前述の逆拡散コードで逆拡散処理し、ダンプ積分結果を逆拡散後データ格納メモリ6、7に格納し、この逆拡散後データをチャネル推定処理部10からのタイミング信号で検波部8、9に於いて同期検波し、同期検波後のデータを最大比合成部11、12に於いて最大比合成を行う。この最大比合成部11の合成出力データをメモリ13に一旦格納する。又最大比合成部12の合成出力データをSF検出部16に入力し、少なくとも1フレーム分のレート情報ビット

を基に拡散係数SFを検出し、データ変換部14にデータ変換制御信号として入力する。

【0031】このデータ変換部14は、メモリ13に一旦格納されたIチャネルのデータが、最小の拡散係数SFに従って逆拡散復調、同期検波されたものであり、SF検出部16に於いて検出した拡散係数が最小の場合、データ変換部14は、メモリ13からの最大比合成出力データをそのまま誤り訂正部15に入力する。例えば、前述のように、最小拡散係数 $SF = 32$ とし、SF検出部16によりレート情報を基に検出した拡散係数が32であれば、データ変換部14は、最大比合成出力データをそのまま誤り訂正部15に入力する。又SF検出部16に於いて検出した拡散係数が最小でない場合は、検出した拡散係数に従って、データ変換部14に於いてデータ変換を行う。

【0032】例えば、検出した拡散係数SFが64の場合、最小拡散係数の2倍の拡散係数であるから、データ変換部14に於いては、最大比合成データの2シンボル分を1シンボルとするデータ変換を行うことになる。例えば、最小の拡散係数 $SF = 32$ の $C_{ch, 32, 8}$ のコードをCとすると、拡散係数 $SF = 64$ 、 $128$ 、 $256$ のコードは、それぞれ

$C_{ch, 32, 8} = \{C\}$

$C_{ch, 64, 16} = \{C, C\}$

$C_{ch, 128, 32} = \{C, C, C, C\}$

$C_{ch, 256, 64} = \{C, C, C, C, C, C, C, C\}$

と表すことができる。

【0033】従って、例えば、拡散係数 $SF = 256$ のコード $C_{ch, 256, 64}$ の最大比合成結果Bは、最小の拡散係数 $SF = 32$ のコード $C_{ch, 32, 8}$ の最大比合成結果をAとすると、

$B = A + A + A + A + A + A + A + A$

で求まることになる。即ち、最小の拡散係数 $SF = 32$ のコード $C_{ch, 32, 8}$ を1単位として最大比合成処理を行い、検出した拡散係数SFに従ってデータ変換部14で加算処理を行うことにより、レート情報で通知された伝送レート及びコード体系に従ったデータを復元することができる。

【0034】前述のように、チャネライゼーション・コードが、 $C_{ch, SF, k}$ のように規則性を有する場合は、例えば、最小拡散係数 $SF = 32$ の場合に、SF検出部16に於いて検出した拡散係数SFが $SF = 64$ であると、データ変換部14は、最大比合成データの2シンボル分を1シンボルとするデータ変換を行う単純な加算処理で済むことになる。即ち、 $C_{ch, SF, k}$ の規定に従ったコード体系の場合は、最小の拡散係数のコードを1単位として最大比合成結果を加算するデータ変換を行うことになる。

【0035】これに対して、 $C_{ch, 32, 8}$ 、 $C_{ch, 64, 16}$ 、 $C_{ch, 128, 32}$ 、 $C_{ch, 256, 64}$ のようなコード体系の場合

は、最小拡散係数  $SF=32$  のコード  $C_{ch, 32, 8}$  のコードを  $C$  として、反転記号を  $*$  とすると、拡散係数  $SF=32, 64, 128, 256$  のコードは、

$$C_{ch, 32, 8} = \{C\}$$

$$C_{ch, 64, 19} = \{C, *C\}$$

$$C_{ch, 128, 34} = \{C, *C, C, *C\}$$

$$C_{ch, 256, 69} = \{C, *C, C, *C, *C, C, *C, C\}$$

と表すことができる。

【0036】そして、コード  $C_{ch, 256, 69}$  の最大比合成結果  $B$  は、前述と同様に最小拡散係数  $SF=32$  のコード  $C_{ch, 32, 8}$  の最大比合成結果を  $A$  とすると、

$$DPCCH; C_{ch, 256, m}$$

$$DPDCH; C_{ch, 256, m}$$

と表すことができる。なお、 $S$  はシグネチャ番号で、 $0, 1, 2, \dots, 15$  を示す。

【0038】図2は本発明の第2の実施の形態の説明図であり、1はAD変換器 ( $A/D$ )、2はサーチャ部、15は誤り訂正部、16はSF検出部、20-1~20-mは拡散係数  $SF$  対応のベースバンド処理部、21, 22は逆拡散部、23は逆拡散タイミング・コード設定部、24は逆拡散後データ格納メモリ、25はチャンネル推定処理部、26は検波部、27はベースバンド処理部対応の最大比合成部、28は最大比合成部対応のメモリ、29はセレクタである。

【0039】ベースバンド処理部20-1~20-mは同一構成であり、拡散係数の種類対応に設けるものであり、逆拡散タイミング・コード設定部23には、通常モード/可変モード信号  $MS$  と、シグネチャ信号  $Sig$  とが入力される。このシグネチャ信号  $Sig$  は、例えば、図14に示すシグネチャ  $No.$  に相当するものであり、これによって、 $Q$  チャンネルのコードが設定されることになる。又  $I, Q$  チャンネル対応の逆拡散部21, 22は、サーチャ部2からの遅延パス対応の逆拡散タイミング信号に従って逆拡散処理を行い、逆拡散後データ格納メモリ24に格納する。又検波部26は、チャンネル推定処理部25からのタイミング信号に従って同期検波し、最大比合成部27に於いて最大比合成を行い、メモリ28に格納する。最大比合成部27とメモリ28とは、ベースバンド処理部20-1~20-m対応の構成を有するものである。

【0040】又ベースバンド処理部20-1~20-mは、通常モード時は、予め決定された拡散係数  $SF$  が逆拡散タイミング・コード設定部23に設定されることにより、拡散係数  $SF$  対応の個別のチャンネルとして動作することになる。又可変モード時は、ベースバンド処理部20-1が、例えば、拡散係数  $SF=2^2=4$ 、ベースバンド処理部20-2が次に大きい  $SF=2^3=8$ 、ベースバンド処理部20-3が次に大きい  $SF=2^4=16$ 、ベースバンド処理部20-mが最大の拡散係数  $SF$

$$*B=A-A+A-A-A+A-A+A$$

で求まることになる。即ち、最小の  $C_{ch, 32, 8}$  のコードを1単位として最大比合成結果を求め、SF検出部16で検出した拡散係数  $SF$  に従って、データ変換部16に於いて反転、非反転処理と加算処理を行うことにより、レート情報で通知された伝送レートに従ったデータを復元することができる。

【0037】又プリアンプルのシグネチャ番号によって、一意にメッセージ部のチャネライゼーション・コードが例えば図15に示すように決定される場合に於いても対応が可能である。その場合の  $DPCCH$  と  $DPDCH$  とのコード体系は、

$$* \quad (\text{但し、} m = (16 \times S) + 15)$$

$$(\text{但し、} m = SF \times S / 16)$$

$=n$  に対応し、拡散係数対応にそれぞれ逆拡散処理し、逆拡散後データ格納メモリ24に格納し、チャンネル推定処理部25からのタイミング信号に従って検波部26に於いて同期検波し、ベースバンド処理部対応の最大比合成部27により最大比合成を行い、メモリ28に格納する。

【0041】又SF検出部16は、任意のベースバンド処理部からの  $Q$  チャンネルの同期検波後のデータを基に拡散係数  $SF$  を検出し、セレクタ29を制御する。例えば、検出した拡散係数  $SF$  が8の場合、ベースバンド処理部20-2対応の最大比合成部27による最大比合成データを選択して誤り訂正部15に入力する。即ち、データ変換部を省略することができるから、図1に示す構成に比較して更に遅延時間を短縮することができる。

【0042】図3は本発明の第2の実施の形態の並列処理のフローチャートを示し、拡散係数  $SF$  が32, 64, 128, 256の4種類の場合を示し、それぞれ拡散係数の種類対応のベースバンド処理部の動作を示す。例えば、最小の拡散係数  $SF=32$  の場合、スロットの先頭に対応して  $n=0$  とし、検波に必要な逆拡散後のデータ  $D_n \sim D_{n+7}$  が揃った時点で同期検波し、次に  $n+8$  として、同様の同期検波処理を行い、 $n=80$  となった時に、 $n=0 \sim n=79$  のデータ  $D_0 \sim D_{79}$  について1スロット分の処理が終了する。

【0043】又  $SF=64$  の場合は、検波に必要なデータ  $D_n + D_{n+1}$  が揃った時点で同期検波し、次に  $D_{n+2} + D_{n+3}$  について同期検波し、次に  $D_{n+4} + D_{n+5}$  について同期検波し、次に  $D_{n+6} + D_{n+7}$  について同期検波し、 $n=n+8$  として、同様の同期検波処理を行い、 $n=80$  となるまで繰り返すことにより、1スロット分の処理が終了する。又  $SF=256$  の場合は、検波に必要なデータ  $D_n \sim D_{n+7}$  が揃った時点で同期検波し、 $n=80$  となるまで繰り返すことにより、1スロット分の処理が終了する。なお、最小の拡散係数  $SF=32$  に於けるデータ  $D_n \sim D_{n+7}$  を、それぞれ単位として、拡散係数に対応して加算処理した場合を示すが、前述の符号付

きの加算結果を同期検波することになる。このように並列処理を行うことにより、可変モード時に於いても処理遅延が生じない利点がある。

【0044】図4は本発明の第3の実施の形態の説明図であり、図2に示す並列処理機能を時分割処理機能とした場合に相当し、31はAD変換器(A/D)、32はサーチャ部、33、34は逆拡散部、35は逆拡散タイミング・コード設定部、36は逆拡散後データ格納メモリ、37はチャネル推定処理部、38、39はセレクト(SEL1, SEL2)、40はマルチレート処理部、41は検波部、42、45はセレクト(SEL3, SEL4)、43は最大比合成部、44はメモリ、46は誤り訂正部を示す。

【0045】最大比合成部43とメモリ44とは、拡散係数の種類数対応に設けるものである。又セレクト38、39は、遅延バス対応の入力を順次選択出力するものであり、又セレクト42は拡散係数対応に選択して最大比合成部43に入力するものである。又セレクト45は検出された拡散係数SFを選択制御信号として、メモリ44からのデータを選択し、誤り訂正部46に入力するものである。又セレクト38、39とマルチレート処理部40と検波部41とセレクト42とは、多重処理の為に高速動作する構成とする。

【0046】AD変換部31は、前述の各実施の形態の場合と同様に、デジタル信号に変換したベースバンド信号を、サーチャ部32と逆拡散部33、34とに入力し、サーチャ部32による遅延バス対応の逆拡散タイミング信号を逆拡散部33、34に入力し、又逆拡散タイミング・コード設定部35に、通常モード/可変モード信号MSと、設定SFと、シグネチャ信号Sig(シグネチャ番号)とを入力し、通常モード/可変モード信号MSにより示された通常モード時は、設定SFによる予め定めた拡散係数SFに従ったタイミング信号を逆拡散部33、34に入力する。又通常モード/可変モード信号MSにより示された可変モード時は、最小の拡散係数に従ったタイミング信号を逆拡散部33、34に入力する。

【0047】逆拡散タイミング・コード設定部35からのタイミング信号を、例えば、図5の(a)に示すものとする、逆拡散後データは(b)に示すように出力される。この(a)のタイミング信号をSF=32の場合とすると、8.33μsの周期となる。これは、逆拡散後処理のダンプ積分処理及び逆拡散後データ格納メモリ36への書込みを行う周期と同一となる。従って、SF=64とすると、タイミング信号は(c)に示す16.66μsの周期となり、逆拡散後データは(d)に示すものとなり、逆拡散後データ格納メモリ36に書込まれる。

【0048】セレクト38は、チャネル推定処理部37からのタイミング信号を順次選択して検波部41に入力

し、セレクト39は、遅延バス対応の逆拡散後データを順次選択してマルチレート処理部40に入力する。このマルチレート処理部40に、通常モード/可変モード信号MSと、シグネチャ信号Sigとを入力し、通常モード時は、通常モード/可変モード信号MSが通常モードを示すから、セレクト39により順次選択された逆拡散後データをそのまま検波部41に出力する。この検波部41に於いて同期検波した出力信号をセレクト42により、所定の最大比合成部43に入力し、メモリ44とセレクト45とを介して誤り訂正部46に入力する。

【0049】又通常モード/可変モード信号MSが可変モードを示す時は、遅延バス対応にそれぞれ最小拡散係数周期でダンプ積分された逆拡散後データ格納メモリ36に格納した逆拡散後データを、セレクト39により順次選択してマルチレート処理部40に入力し、このマルチレート処理部40は、遅延バス対応に且つ拡散係数種類対応の多重処理を行ってセレクト42に入力する。セレクト42は、拡散係数対応の最大比合成部43に順次選択出力し、最大比合成出力をメモリ44にそれぞれ入力する。このメモリ44は、図2のメモリ38の機能に相当し、又セレクト45は、図2のセレクト29の機能に相当する。従って、セレクト45は、図示を省略した拡散係数の検出部により検出した拡散係数に従ったメモリ44を選択し、最大比合成出力を誤り訂正部46に入力することになる。

【0050】図6は本発明の第3の実施の形態の時分割処理のフローチャートを示し、前述のように、SF=32, 64, 128, 256の4種類の場合の1スロット分について示すもので、スロットの先頭をn=0とし、最小の拡散係数SF=32の逆拡散後データを1単位とし、SF=32については、 $D_n \sim D_{n+7}$ の1単位毎に同期検波し、SF=64については、2単位毎に同期検波し、SF=128については、4単位毎に同期検波し、SF=256については、8単位毎に同期検波し、n=80となった時に、 $D_0 \sim D_{79}$ の単位について、即ち、1スロット分の処理が終了する。なお、最小拡散係数以外の拡散係数対応の加算は、前述のような符号付きの加算を行うものである。

【0051】最小の拡散係数SF=32に於ける1スロットを80シンボルとすると、図7に示すように、1スロットの復調データは、 $D_0 \sim D_{79}$ の120ksp/s(シンボル・パー・セコンド)となる。この $D_0 \sim D_{79}$ のデータをそれぞれ1単位とすると、前述の規則性を有するチャネライゼーション・コードの場合、SF=64の場合は60ksp/sで、1シンボル目は $D_0 + D_1$ 、2シンボル目は $D_2 + D_3$ として表すことができ、40シンボル目は $D_{78} + D_{79}$ となる。

【0052】又SF=128の場合は30ksp/sで、1シンボル目は $D_0 + D_1 + D_2 + D_3$ 、2シンボル目は $D_4 + D_5 + D_6 + D_7$ として表すことができ、20



シンボル目は $D76 + D77 + D78 + D79$ となる。  
又 $SF = 256$ の場合は $15\text{ k s p s}$ で、1シンボル目は $D0 + D1 + D2 + D3 + D4 + D5 + D6 + D7$ として表すことができ、最後の10シンボル目は $D73 + D74 + D75 + D76 + D77 + D78 + D79$ となる。即ち、最小拡散係数を1単位として、レート情報による拡散係数に従った加算処理により、レート情報に従ったデータを復元することができる。

【0053】この実施の形態は、前述の各実施の形態と同様に、逆拡散前データ格納メモリを省略することが可能であり、又IチャネルとQチャネルとの逆拡散処理を並行して行うことができるから、遅延時間を短縮することができ、更に、多重処理により回路規模の縮小を図ることができる。

【0054】図8は本発明の第4の実施の形態の説明図であり、51はAD変換器(A/D)、52はサーチャ部、53、54は逆拡散部、55は逆拡散タイミング・コード設定部、56は逆拡散後データ格納メモリ、57はチャネル推定処理部、58、59はセレクトア(SEL1, SEL2)、61は検波部、62は最大比合成部、63は最大比合成データメモリ、64はデータ変換部、65はSF検出部、66は誤り訂正部を示す。

【0055】この実施の形態は、最小の拡散係数SFについての逆拡散処理、同期検波処理、最大比合成処理を行い、1フレーム分のレート情報TFCIが揃った時点で拡散係数を検出し、その拡散係数に従ってデータ変換を行うもので、セレクトア58、59は、図4のセレクトア38、39に相当し、検波部61は、遅延パス対応の同期検波を行うものである。そして、最大比合成部62に於いて遅延パス対応の同期検波出力の最大比合成を行い、最大比合成データメモリ63に格納する。この場合、前述の1単位毎の逆拡散処理、同期検波処理、最大比合成処理を行った結果を、最大比合成データメモリ63に1フレーム分格納し、その1フレーム分の中のレート情報TFCIを抽出して拡散係数SFを検出することになる。

【0056】データ変換部64は、前述のように、1単位のデータをAとすると、例えば、 $SF = 256$ の場合の1シンボルのデータは、最小拡散係数 $SF = 32$ の8倍の拡散係数であるから、8単位のデータを合成、即ち、 $A + A + A + A + A + A + A + A$ の合成を行うことに相当し、誤り訂正部66は、変換されたデータについての誤り訂正処理を行うものである。

【0057】即ち、シンボル対応に表すと、図9に示すように、 $SF = 32$ の場合に、前述のように、 $120\text{ k s p s}$ で、1スロット80シンボルとなり、 $SF = 64$ の場合は、1スロット40シンボルで、 $SF = 32$ の場合の2シンボル分の前述のような加算に相当し、 $SF = 128$ の場合は、1スロット20シンボルで、 $SF = 32$ の場合の4シンボル分の前述のような加算に相当し、

$SF = 256$ の場合は、1スロット10シンボルで、 $SF = 32$ の場合の8シンボル分の前述のような加算に相当する。

【0058】本発明は、前述の各実施の形態にのみ限定されるものではなく、種々付加変更することが可能であり、例えば、データ変換部14は、メモリ13からの同期検波後のデータと、SF検出部16で検出した拡散係数SFとをアドレスとして、変換データを読み出すリードオンリメモリ等により構成することも可能である。

【0059】

【発明の効果】以上説明したように、本発明は、伝送レートに対応した拡散係数の中の最小拡散係数SFのコードにより逆拡散処理する拡散部3、4と拡散タイミング・コード設定部5等を含む手段と、伝送レートに対応した拡散係数を、同期検波後のデータを基に検出するSF検出部16等の手段と、この手段により検出した拡散係数に従って同期検波後のデータを変換するデータ変換部14等のデータ変換手段とを備えており、逆拡散前データ格納メモリの省略による回路規模の縮小と、データチャネルと制御情報チャネルとを並行して逆拡散処理、同期検波処理を行うことにより、処理遅延の短縮とを図ることができる利点がある。

【0060】又拡散係数対応のベースバンド処理部を設けて並列処理を行う構成の場合、検出した拡散係数SFに従って制御するセレクトア29がデータ変換手段に相当し、一層処理遅延時間の短縮を図ることができる。又時分割処理を行う構成の場合、検出した拡散係数SFに従って制御するセレクトア45がデータ変換手段に相当し、遅延パス対応及び拡散係数対応にそれぞれ時分割処理を行うことによって、回路規模の縮小を図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の説明図である。

【図2】本発明の第2の実施の形態の説明図である。

【図3】本発明の第2の実施の形態の並列処理のフローチャートである。

【図4】本発明の第3の実施の形態の説明図である。

【図5】逆拡散後のデータの説明図である。

【図6】本発明の第3の実施の形態の時分割処理のフローチャートである。

【図7】可変モード時のデータの説明図である。

【図8】本発明の第4の実施の形態の説明図である。

【図9】可変モード時のシンボルの説明図である。

【図10】従来のCDMA受信装置の説明図である。

【図11】フレームフォーマットの説明図である。

【図12】通常モード時のベースバンド処理のフローチャートである。

【図13】可変モード時のベースバンド処理のフローチャートである。

【図14】コード体系の説明図である。

15

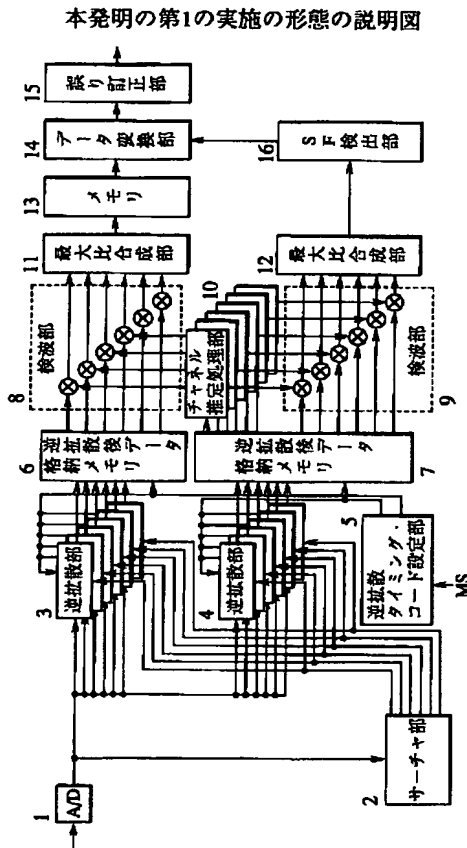
【図15】コード体系の説明図である。

【図16】可変モード時の処理説明図である。

【符号の説明】

- 1 AD変換器 (A/D)
- 2 サーチャ部
- 3, 4 逆拡散部
- 5 逆拡散タイミング・コード設定部
- 6, 7 逆拡散後データ格納メモリ

【図1】



16

8, 9 検波部

10 チャンネル推定処理部

11, 12 最大比合成部

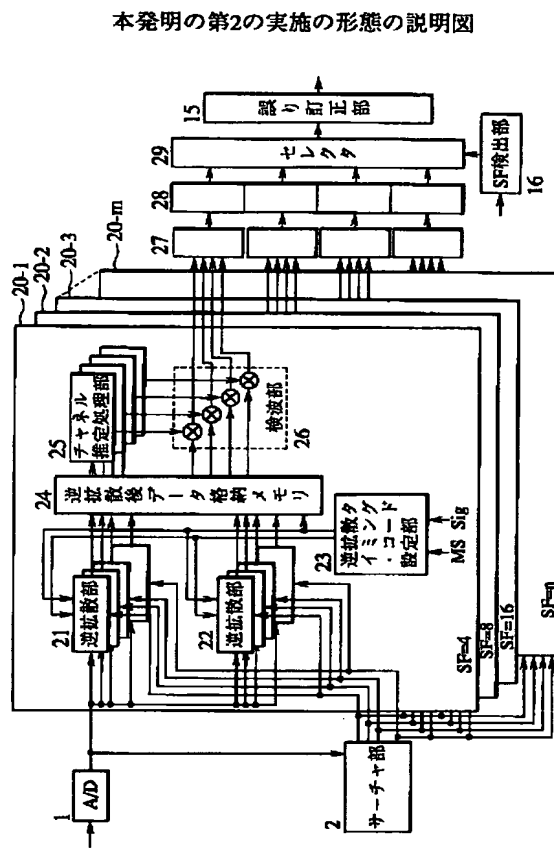
13 メモリ

14 データ変換部

15 誤り訂正部

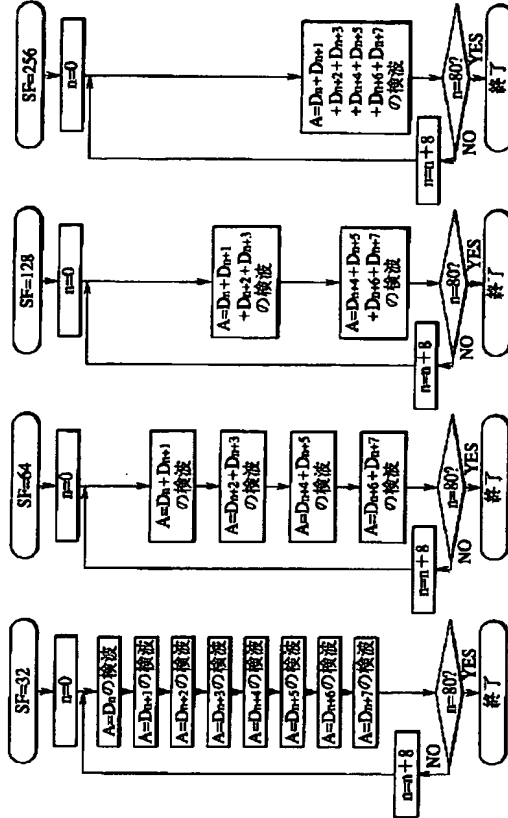
16 SF検出部

【図2】



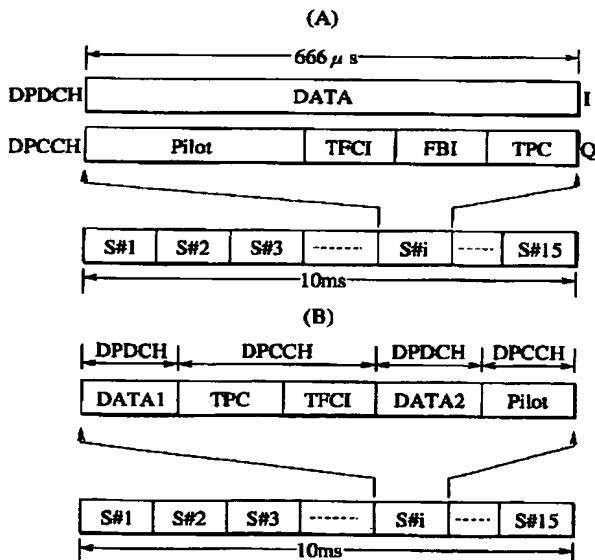
【図 3】

本発明の第2の実施の形態の並列処理のフローチャート



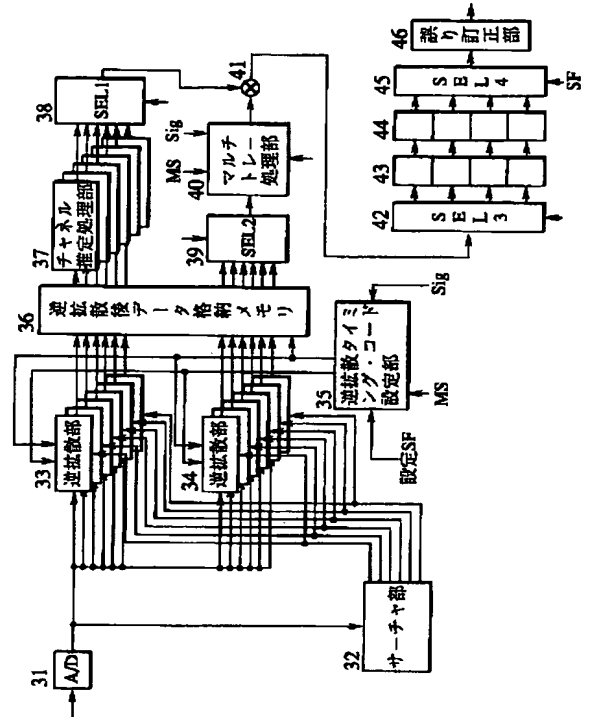
【図 1 1】

フレームフォーマットの説明図



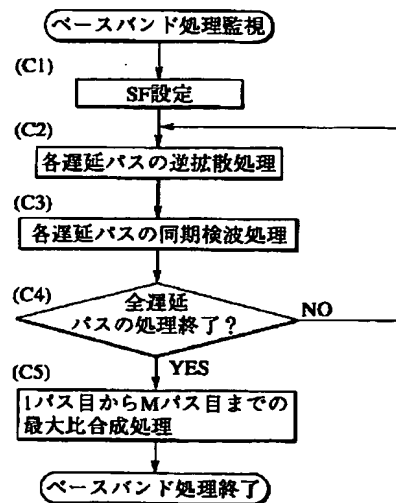
【図 4】

本発明の第3の実施の形態の説明図



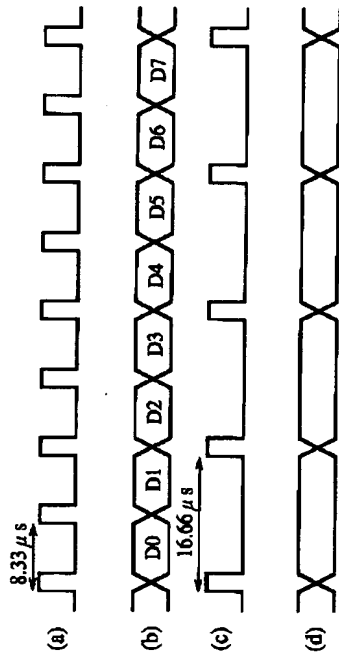
【図 1 2】

通常モード時のベースバンド処理のフローチャート



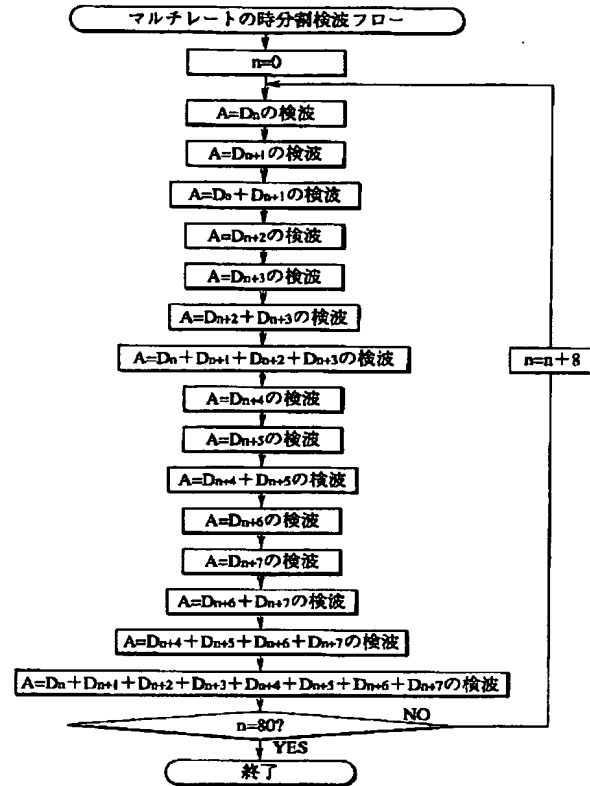
【図5】

逆拡散後のデータの説明図



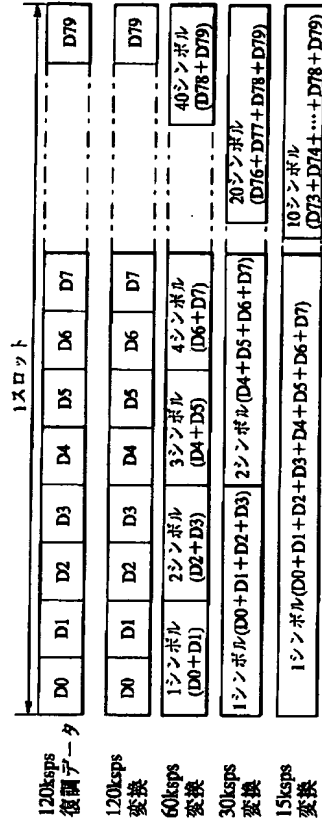
【図6】

本発明の第3の実施の形態の時分割処理のフローチャート



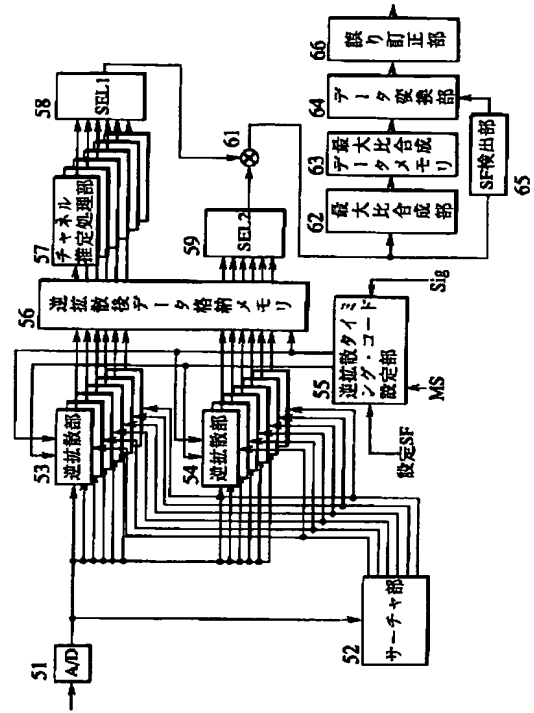
【図7】

可変モード時のデータの説明図



【図8】

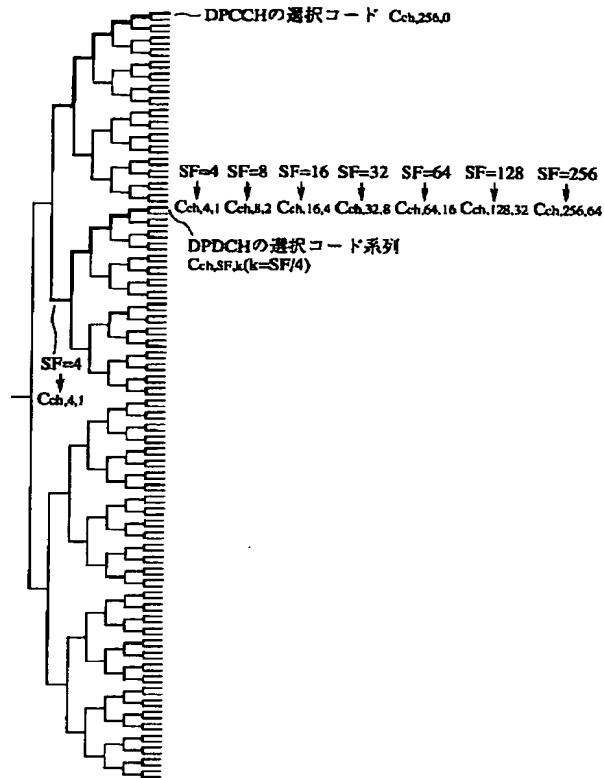
本発明の第4の実施の形態の説明図





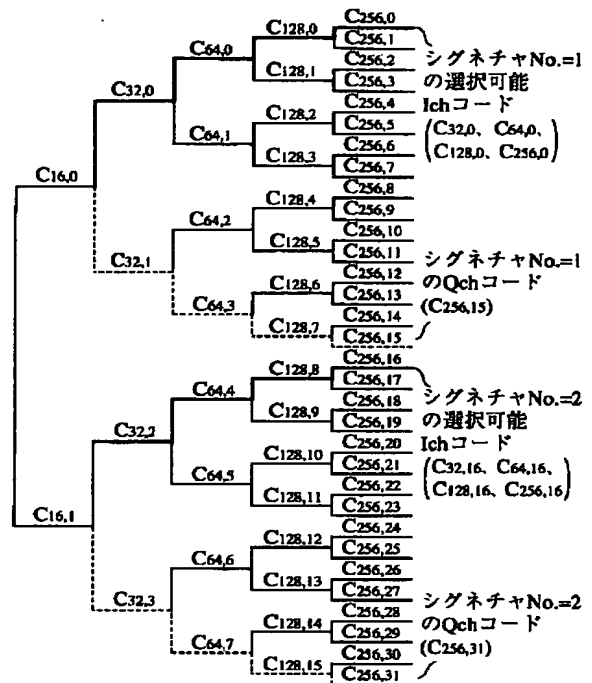
【図 14】

## コード体系の説明図

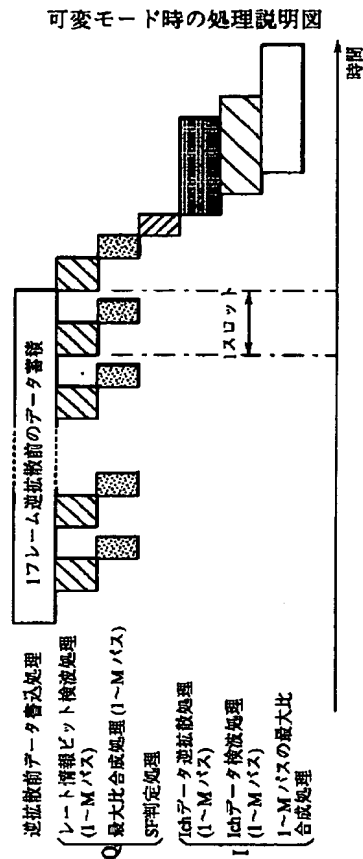


【図 15】

## コード体系の説明図



【図16】



フロントページの続き

(72)発明者 木村 大  
神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(72)発明者 竹内 正次  
宮城県仙台市青葉区一番町1丁目2番25号  
富士通東北デジタル・テクノロジー株式  
会社内  
Fターム(参考) 5K004 FG02 FG03  
5K022 EE01 EE08 EE36